

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: TAKAKURA, Hideya Conf.:  
Appl. No.: NEW Group:  
Filed: October 23, 2003 Examiner:  
For: LEADFRAME FOR SEMICONDUCTOR DEVICE,  
METHOD FOR MANUFACTURING SEMICONDUCTOR  
DEVICE USING THE SAME, SEMICONDUCTOR  
DEVICE USING THE SAME, AND ELECTRONIC  
EQUIPMENT

L E T T E R

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

October 23, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

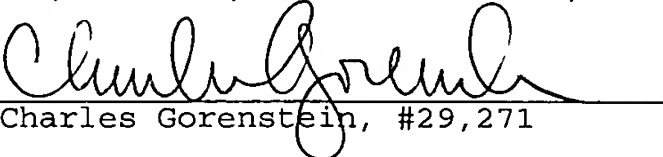
<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
JAPAN	2002-333717	November 18, 2002

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By   
Charles Gorenstein, #29,271

CG/smt  
0951-0127P

P.O. Box 747  
Falls Church, VA 22040-0747  
(703) 205-8000

日本国特許庁  
JAPAN PATENT OFFICE

AKAKURA  
October 23, 2003  
BSKB, LLP  
703-205-8000  
0951-01253

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年11月18日

出願番号

Application Number:

特願2002-333717

[ST.10/C]:

[JP2002-333717]

出願人

Applicant(s):

シャープ株式会社

2003年 6月24日

特許庁長官  
Commissioner,  
Japan Patent Office

太田信一郎

出証番号 出証特2003-3049709

【書類名】 特許願

【整理番号】 02J02628

【提出日】 平成14年11月18日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/50

【発明者】

    【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

    【氏名】 高倉 英也

【特許出願人】

    【識別番号】 000005049

    【氏名又は名称】 シャープ株式会社

【代理人】

    【識別番号】 100075502

    【弁理士】

    【氏名又は名称】 倉内 義朗

    【電話番号】 06-6364-8128

【手数料の表示】

    【予納台帳番号】 009092

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 リードフレーム、それを用いた半導体装置の製造方法、それを用いた半導体装置、及び電子機器

【特許請求の範囲】

【請求項 1】 半導体装置で用いられるリードフレームにおいて、  
複数の第 1 リードを並列に配置する共に、複数の第 2 リードを並列に配置し、  
各第 1 リードのピッチと各第 2 リードのピッチを相互に異ならせ、各第 1 リードの一端と各第 2 リードの一端を相互に向き合わせて連結したことを特徴とするリードフレーム。

【請求項 2】 各第 1 リード及び各第 2 リードの少なくとも一方を薄化したことを特徴とする請求項 1 に記載のリードフレーム。

【請求項 3】 請求項 1 に記載のリードフレームに半導体装置を搭載するステップと、

この半導体装置をパッケージに封止するステップとを含み、

パッケージの封止範囲の設定により、各第 1 リード及び各第 2 リードの少なくとも一方をパッケージから突出させることを特徴とするリードフレームを用いた半導体装置の製造方法。

【請求項 4】 パッケージを成形する金型により、各第 1 リード及び各第 2 リードの少なくとも一方を押し潰して薄化したことを特徴とする請求項 3 に記載のリードフレームを用いた半導体装置の製造方法。

【請求項 5】 請求項 1 に記載のリードフレームを用いた半導体装置。

【請求項 6】 請求項 5 に記載の半導体装置を用いた電子機器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、リードフレーム、それを用いた半導体装置の製造方法、それを用いた半導体装置、及び電子機器に関する。

【0 0 0 2】

【従来の技術】

半導体装置に用いられるリードフレームとしては、種々のものがある（特許文献 1 を参照）。例えば、DIP（Dual Inline Package）タイプや SOP（Small Outline Package）タイプといった複数種類のものがある。DIPタイプのリードフレームは、基板の各孔に挿入される各リードを有しており、各リードの先端部の厚みが 0.25 mm であって、各リードのピッチが 2.54 mm である。また、SOPタイプのリードフレームは、基板面に載せられる各リードを有しており、各リードの先端部の厚みが 0.15～0.20 mm 程度であって、各リードのピッチが 1.27 mm である。

#### 【0003】

図 4（a）及び（b）は、DIPタイプのリードフレームを用いた光結合素子の断面図及び平面図である。また、図 5 は、この光結合素子の製造過程を示すフローチャートである。

#### 【0004】

この光結合素子 101 では、発光素子 102 及び受光素子 103 を各リードフレーム 104、105 のヘッダー 104a、105a にそれぞれ搭載してダイボンドし、発光素子 102 及び受光素子 103 をワイヤーボンドによるそれぞれのワイヤー 106、107 を介して各リードフレーム 104、105 のリード 104b、105b に接続し、発光素子 102 を応力緩和のためのシリコン樹脂 108 によりプリコートしている。そして、発光素子 102 と受光素子 103 のそれぞれの光軸を相互に一致させ、各リードフレーム 104、105 を位置決め固定する。更に、発光素子 102 と受光素子 103 間の光伝達経路となる透光性エポキシ樹脂 111 を一次モールドにより形成し、各リードフレーム 104、105 の 1 次タイバーカットを行ってから、遮光性エポキシ樹脂（パッケージ）112 をトランスファーモールドにより形成する。この後、外装メッキ、各リードフレーム 104、105 の 2 次タイバーカット、リードフォーミング（パッケージ外側の各リード 104b、105b の成形）、絶縁耐圧試験（発光素子 102 と受光素子 103 間の絶縁性検査）、電気的特性検査（電気的諸特性の測定）、マーキング、外観検査、梱包を経て、この光結合素子 101 を製品として出荷する。

【 0 0 0 5 】

ここでは、DIPタイプのリードフレームを用いていることから、各リードフレーム104、105のリード104b、105bが基板の各孔に挿入され得る様に下方に突出している。

【 0 0 0 6 】

尚、トランスファーマールドの他に、インジェクションモールドや注入型モールド等を適用しても良い。また、1次モールドにより形成される透光性エポキシ樹脂の代わりに、透明シリコン樹脂を用いて、発光素子102と受光素子103間の光伝達経路を形成しても構わない。

【 0 0 0 7 】

図6は、DIPタイプのリードフレームの製造過程を示すフローチャートである。

【 0 0 0 8 】

まず、コイル状に巻かれた金属板材（Cu、Fe等の板材）を延ばし、金属板材を打ち抜き金型により打ち抜いて、リードフレームを形成する。そして、リードフレームのヘッダーやボンディングワイヤーが接続される部位に銀メッキを施し、リードフレームのヘッダーやリードを折り曲げ加工し、これを製品として提供する。

【 0 0 0 9 】

尚、打ち抜き工程、メッキ工程、及び折り曲げ工程の順番を適宜に入れ替えることもある。

【 0 0 1 0 】

図7（a）及び（b）は、SOPタイプのリードフレームを用いた光結合素子の断面図及び平面図である。また、図8は、この光結合素子の製造過程を示すフローチャートである。尚、図7（a）及び（b）において、図4（a）及び（b）の光結合素子と同様の作用を果たす部位には同じ符号を付す。

【 0 0 1 1 】

この光結合素子121は、図4（a）及び（b）の光結合素子101と比較すると、該光結合素子101の各リードフレーム104、105の代わりに、各リ

ードフレーム 1 2 4, 1 2 5 を用いている点のみが異なる。

【 0 0 1 2 】

各リードフレーム 1 2 4, 1 2 5 は、S O P タイプのものであるから、各リード 1 2 4 b, 1 2 5 b が基板面の配線パターンに接触し得る様に折り曲げられている。

【 0 0 1 3 】

また、図 8 の光結合素子 1 2 1 の製造工程は、図 5 の光結合素子 1 0 1 の製造工程と比較すると、2 次タイバーカットを省略している点異なる。

【 0 0 1 4 】

更に、S O P タイプのリードフレームの製造工程は、図 6 の D I P タイプのリードフレームの製造工程と同様である。

【 0 0 1 5 】

【特許文献 1】

特開平 7 - 9 4 6 5 7 号公報

【 0 0 1 6 】

【発明が解決しようとする課題】

ところで、近年、電子部品のアッセイ方法は、実装機による自動化を推進する動きと、中国を中心としたアジア圏での安い労務費を利用した手作業による手動化を推進する動きとの 2 つに大別される。

【 0 0 1 7 】

前者の実装機による方法では、リフロー等の手段により電子部品を基板上に実装するという自動化に対応し得る様に小型の S O P タイプのリードフレームを用いた電子部品が要求される。これに対して後者の手動作業による方法では、電子部品の各リードを基板の各孔に挿入し得る様に D I P タイプのリードフレームを用いた電子部品が要求される。

【 0 0 1 8 】

一方、電気的特性が全く同一の半導体装置であっても、D I P タイプのリードフレームを用いた半導体装置（例えば光結合素子）と S O P タイプのリードフレームを用いた半導体装置（例えば光結合素子）では、製造ラインが変わるため、

市場の動きに応じてそれぞれの半導体装置の生産計画を立てる必要がある。

【 0 0 1 9 】

また、DIPタイプのリードフレームとSOPタイプのリードフレームを比較すると、先に述べた様にリードのピッチやリードの先端部の厚みが異なる。このため、これらのリードフレームを製造するための打ち抜き金型や折り曲げ金型をそれぞれ用意する必要がある。

【 0 0 2 0 】

しかしながら、DIPタイプのリードフレームを用いた半導体装置とSOPタイプのリードフレームを用いた半導体装置との需要の割合の変動が激しく、このためにそれぞれのタイプの半導体装置の生産計画を立て難く、生産能力を超えたり、急な注文に応じきれないという事態を招くことが頻繁にあった。

【 0 0 2 1 】

そこで、本発明は、上記従来の問題点に鑑みてなされたものであり、複数のタイプに使い分けることが可能なリードフレームを提供することを目的とする。

【 0 0 2 2 】

また、本発明は、本発明のリードフレームを用いた半導体装置の製造方法、それを用いた半導体装置、及び電子機器を提供することを目的とする。

【 0 0 2 3 】

【課題を解決するための手段】

上記課題を解決するために、本発明は、半導体装置で用いられるリードフレームにおいて、複数の第1リードを並列に配置する共に、複数の第2リードを並列に配置し、各第1リードのピッチと各第2リードのピッチを相互に異ならせ、各第1リードの一端と各第2リードの一端を相互に向き合わせて連結している。

【 0 0 2 4 】

この様な構成の本発明によれば、各第1リードのピッチと各第2リードのピッチを相互に異ならせ、各第1リードの一端と各第2リードの一端を相互に向き合わせて連結している。このため、半導体素子をリードフレームに搭載し、半導体素子をパッケージに封入するに際し、各第1リードをパッケージに封入し、各第2リードのみをパッケージから突出させれば、各第2リードを持つ半導体装置を



提供することができる。また、各第 1 リード及び各第 2 リードをパッケージから共に突出させ、各第 2 リードを切断すれば、各第 1 リードを持つ半導体装置を提供することができる。すなわち、1 種類のリードフレームを用いて、2 種類のリードピッチを設定することができる。この様なリードフレームの共用化により、材料費や材料の種類を低減させることができ、部品管理が容易になる。また、製造ラインの共用化が可能になり、このために 2 種類のリードピッチの半導体装置の生産計画の切り換えを容易に行なうことができ、半導体装置の安定供給や設備費の低減を図ることができ、半導体装置のコストの低減も実現することができる。

【 0 0 2 5 】

また、本発明においては、各第 1 リード及び各第 2 リードの少なくとも一方を薄化している。

【 0 0 2 6 】

一方、本発明の半導体装置の製造方法は、本発明のリードフレームに半導体装置を搭載するステップと、この半導体装置をパッケージに封止するステップとを含み、パッケージの封止範囲の設定により、各第 1 リード及び各第 2 リードの少なくとも一方をパッケージから突出させている。

【 0 0 2 7 】

この様な本発明の製造方法によっても、本発明のリードフレームと同様の作用及び効果を達成することができる。

【 0 0 2 8 】

また、本発明においては、パッケージを成形する金型により、各第 1 リード及び各第 2 リードの少なくとも一方を押し潰して薄化している。

【 0 0 2 9 】

この様に金型により各第 1 リード及び各第 2 リードの少なくとも一方を押し潰して薄化すれば、この薄化のための格別な工程を設けずに済み、コストの上昇を抑えることができる。

【 0 0 3 0 】

更に、本発明は、リードフレーム、それを用いた半導体装置の製造方法だけで

はなく、それを用いた半導体装置、及び電子機器をも包含する。

【 0 0 3 1 】

半導体装置としては、光結合素子、 I C、 L S I 等を挙げることができ、その他の種類のものであっても良い。

【 0 0 3 2 】

また、電子機器としては、 D V D、 C D、 M D 等の再生装置、 T V、 V T R、電源機器、インバータ制御機器等を挙げることができ、その他の種類のものであっても構わない。

【 0 0 3 3 】

【発明の実施の形態】

以下、本発明の実施形態を添付図面を参照して詳細に説明する。

【 0 0 3 4 】

図 1 ( a ) ～ ( d ) は、本発明のリードフレームの一実施形態を適用した光結合素子の製造工程を示している。この光結合素子 1 0 D では、発光側リードフレーム 1 1 及び受光側リードフレーム 2 1 を用いている。

【 0 0 3 5 】

発光側リードフレーム 1 1 は、図 1 ( a ) に示す様に相互に並列に配置された各第 1 リード 1 2 と、相互に並列に配置された各第 2 リード 1 3 と、各第 1 リード 1 2 を相互に接続する各タイバー 1 4、 1 5 と、一方の第 1 リード 1 2 の端部に形成されたヘッダー 1 6 とを備えており、各第 1 リード 1 2 と各第 2 リード 1 3 を相互に連結している。

【 0 0 3 6 】

発光側リードフレーム 1 1 の厚さは、 D I P タイプに準じる 0 . 2 5 m m となっている。また、各第 1 リード 1 2 のピッチが S O P タイプに準じる 1 . 2 7 m m に設定され、各第 2 リード 1 3 のピッチが D I P タイプに準じる 2 . 5 4 m m に設定されている。

【 0 0 3 7 】

受光側リードフレーム 2 1 は、図 1 ( a ) に示す様に相互に並列に配置された各第 1 リード 2 2 と、相互に並列に配置された各第 2 リード 2 3 と、各第 1 リー

ド 2 2 を相互に接続する各タイバー 2 4, 2 5 と、一方の第 1 リード 2 2 の端部に形成されたヘッダー 2 6 とを備えており、各第 1 リード 2 2 と各第 2 リード 2 3 を相互に連結している。

#### 【 0 0 3 8 】

受光側リードフレーム 2 1 は、発光側リードフレーム 1 1 と同様に、その厚さが DIP タイプに準じる 0. 2 5 mm となっている。また、各第 1 リード 2 2 のピッチが SOP タイプに準じる 1. 2 7 mm に設定され、各第 2 リード 2 3 のピッチが DIP タイプに準じる 2. 5 4 mm に設定されている。

#### 【 0 0 3 9 】

さて、発光側リードフレーム 1 1 の各第 1 リード 1 2 は、図 2 に示す様に予め折り曲げ加工されたものである。この発光側リードフレーム 1 1 では、図 1 ( a ) に示す様に一方の第 1 リード 1 2 のヘッダー 1 6 に発光素子 1 7 を搭載してダイボンドし、発光素子 1 7 をワイヤーボンドによるワイヤー 1 8 を介して他方の第 1 リード 1 2 に接続している。この後に、発光素子 1 7 を応力緩和のためのシリコン樹脂によりプリコートしても構わない。

#### 【 0 0 4 0 】

また、受光側リードフレーム 2 1 の各第 1 リード 2 2 も、図 2 に示す様に予め折り曲げ加工されたものである。この受光側リードフレーム 2 1 では、図 1 ( a ) に示す様に一方の第 1 リード 2 2 のヘッダー 2 6 に受光素子 2 7 を搭載してダイボンドし、受光素子 2 7 をワイヤーボンドによるワイヤー 2 8 を介して他方の第 1 リード 2 2 に接続している。

#### 【 0 0 4 1 】

こうして発光側リードフレーム 1 1 に発光素子 1 7 を搭載すると共に、受光側リードフレーム 2 1 に受光素子 2 7 を搭載してから、発光素子 1 7 と受光素子 2 7 のそれぞれの光軸を相互に一致させ、発光側リードフレーム 1 1 及び受光側リードフレーム 2 1 を位置決め固定した状態で、発光素子 1 7 と受光素子 2 7 間の光伝達経路となる透光性エポキシ樹脂 3 1 を一次モールドにより形成する。

#### 【 0 0 4 2 】

この後、図 1 ( b ) に示す様に発光側リードフレーム 1 1 のタイバー 1 4 及び

受光側リードフレーム 2 1 のタイバー 2 4 をカットし、図 1 (c) に示す様に遮光性エポキシ樹脂 (パッケージ) 3 2 をトランスファーモールドにより形成する。

## 【 0 0 4 3 】

通常、ここまでの工程は、発光側リードフレーム 1 1 の多数の第 1 リード 1 2 と多数の第 2 リード 1 3 を各タイバー 1 4, 1 5 により連結し、受光側リードフレーム 2 1 の多数の第 1 リード 2 2 と多数の第 2 リード 2 3 を各タイバー 2 4, 2 5 により連結した状態でなされ、複数の光結合素子 D が一度に製造される。

## 【 0 0 4 4 】

そして、図 1 (d) に示す様に発光側リードフレーム 1 1 のタイバー 1 5 及び受光側リードフレーム 2 1 のタイバー 2 5 をカットする。これにより、各光結合素子 D が分離される。

## 【 0 0 4 5 】

更に、リードフォーミング (発光側リードフレーム 1 1 の各第 2 リード 1 3 及び受光側リードフレーム 2 1 の各第 2 リード 2 3 の成形)、絶縁耐圧試験 (発光素子 1 7 と受光素子 2 7 間の絶縁性検査)、電気的特性検査 (電気的諸特性の測定)、マーキング、外観検査、梱包を経て、この光結合素子 1 0 D を製品として出荷する。尚、各第 2 リード 1 3 及び各第 2 リード 2 3 は、リードフォーミングにより基板の各孔に挿入され得る様に成形される。

## 【 0 0 4 6 】

この様な光結合素子 1 0 D では、図 1 (d) から明らかな様に発光側リードフレーム 1 1 の各第 2 リード 1 3 及び受光側リードフレーム 2 1 の各第 2 リード 2 3 が外部接続のために用いられる。

## 【 0 0 4 7 】

先に述べた様に発光側リードフレーム 1 1 及び受光側リードフレーム 2 1 の厚さが DIP タイプに準じる 0. 2 5 mm となっており、各第 2 リード 1 3 及び各第 2 リード 2 3 のピッチが DIP タイプに準じる 2. 5 4 mm に設定されている。

## 【 0 0 4 8 】

従って、光結合素子 1 0 D については、外部接続用の各リードが D I P タイプであると言える。このため、光結合素子 1 0 D を D I P タイプのリードフレームのものとして扱うことができる。

#### 【 0 0 4 9 】

図 3 ( a ) ～ ( d ) は、本実施形態のリードフレームを適用した他の光結合素子の製造工程を示している。尚、図 3 において、図 1 と同様の作用を果たす部位には同じ符号を付す。

#### 【 0 0 5 0 】

この光結合素子 1 0 S では、図 1 の光結合素子 1 0 D と同様に、発光側リードフレーム 1 1、受光側リードフレーム 2 1、発光素子 1 7、及び受光素子 2 7 等を用いている。すなわち、光結合素子 1 0 S と光結合素子 1 0 D 間では、殆どの部品を共用化している。

#### 【 0 0 5 1 】

ただし、光結合素子 1 0 S と光結合素子 1 0 D 間では、発光素子 1 7 と受光素子 2 7 間の光伝達経路となる透光性エポキシ樹脂を一次モールドするための 1 次金型、及び光性エポキシ樹脂（パッケージ）をトランスファーモールドするための 2 次金型が異なる。

#### 【 0 0 5 2 】

この光結合素子 1 0 S では、図 3 ( a ) に示す様に発光側リードフレーム 1 1 に発光素子 1 7 を搭載すると共に、受光側リードフレーム 2 1 に受光素子 2 7 を搭載してから、発光素子 1 7 と受光素子 2 7 のそれぞれの光軸を相互に一致させ、発光側リードフレーム 1 1 及び受光側リードフレーム 2 1 を位置決め固定した状態で、発光素子 1 7 と受光素子 2 7 間の光伝達経路となる透光性エポキシ樹脂 4 1 を一次モールドにより形成する。

#### 【 0 0 5 3 】

また、一次モールドに際しては、1 次金型により発光側リードフレーム 1 1 の各第 1 リード 1 2 及び受光側リードフレーム 2 1 の各第 1 リード 2 2 を挟み込んで押し潰し、各第 1 リード 1 2 及び各第 1 リード 2 2 の厚みを D I P タイプに準じる 0 . 2 5 m m から S O P タイプに準じる 0 . 1 5 ～ 0 . 2 0 m m 程度まで薄

化させる。

【 0 0 5 4 】

この後、図 3（b）に示す様に発光側リードフレーム 1 1 のタイバー 1 4 及び受光側リードフレーム 2 1 のタイバー 2 4 をカットし、図 3（c）に示す様に遮光性エポキシ樹脂（パッケージ）4 2 をトランスファーモールドにより形成する。

【 0 0 5 5 】

通常、ここまでの工程は、発光側リードフレーム 1 1 の多数の第 1 リード 1 2 と多数の第 2 リード 1 3 を各タイバー 1 4，1 5 により連結し、受光側リードフレーム 2 1 の多数の第 1 リード 2 2 と多数の第 2 リード 2 3 を各タイバー 2 4，2 5 により連結した状態でなされ、複数の光結合素子 S が一度に製造される。

【 0 0 5 6 】

そして、図 3（d）に示す様に発光側リードフレーム 1 1 のタイバー 1 5 及び受光側リードフレーム 2 1 のタイバー 2 5 をカットする。これにより、各光結合素子 S が分離される。同時に、発光側リードフレーム 1 1 の各第 2 リード 1 3 及び受光側リードフレーム 2 1 の各第 2 リード 2 3 をカットする。

【 0 0 5 7 】

更に、リードフォーミング（発光側リードフレーム 1 1 の各第 1 リード 1 2 及び受光側リードフレーム 2 1 の各第 1 リード 2 2 の成形）、絶縁耐圧試験（発光素子 1 7 と受光素子 2 7 間の絶縁性検査）、電気的特性検査（電気的諸特性の測定）、マーキング、外観検査、梱包を経て、この光結合素子 1 0 S を製品として出荷する。尚、各第 1 リード 1 2 及び各第 1 リード 2 2 は、リードフォーミングにより基板面に載せられる様に成形される。

【 0 0 5 8 】

この様な光結合素子 1 0 S では、図 3（d）からも明らかな様に発光側リードフレーム 1 1 の各第 1 リード 1 2 及び受光側リードフレーム 2 1 の各第 1 リード 2 2 が外部接続のために用いられる。

【 0 0 5 9 】

先に述べた様に発光側リードフレーム 1 1 の各第 1 リード 1 2 及び受光側リー

ドフレーム 2 1 の各第 1 リード 2 2 のピッチが S O P タイプに準じる 1 . 2 7 m m に設定されている。また、一次モールドに際し、各第 1 リード 1 2 及び各第 1 リード 2 2 が S O P タイプに準じる 0 . 1 5 ~ 0 . 2 0 m m 程度まで薄化されている。

#### 【 0 0 6 0 】

従って、光結合素子 1 0 S については、外部接続用の各リードが S O P タイプであると言える。このため、光結合素子 1 0 S を S O P タイプのリードフレームのものとして扱うことができる。

#### 【 0 0 6 1 】

この様に本実施形態のリードフレームを用いた場合は、各第 2 リード 1 3 及び各第 2 リード 2 3 をパッケージから突出させることにより該リードフレームを D I P タイプに準じるものとしたり、各第 2 リード 1 3 及び各第 2 リード 2 3 をカットして、各第 1 リード 1 2 及び各第 1 リード 2 2 をパッケージから突出させることにより該リードフレームを S O P タイプに準じるものとすることができる。このため、D I P タイプのリードフレームと S O P タイプのリードフレームを別々に用意する必要がなく、1 種類のリードフレームを用意するだけで済む。また、材料費や材料の種類を低減させることができ、部品管理が容易になる。

#### 【 0 0 6 2 】

更に、図 1 ( a ) ~ ( d ) と図 3 ( a ) ~ ( d ) の比較からも明らかな様に、D I P タイプと S O P タイプ間で製造ラインの共用化が可能になり、このために 2 種類のリードピッチの光結合素子の生産計画の切り換えを容易に行なうことができ、光結合素子の安定供給や設備費の低減を図ることができ、光結合素子のコストの低減も実現することができる。

#### 【 0 0 6 3 】

尚、本発明は、上記実施形態に限定されるものではなく、多様に変形することができる。例えば、一次モールドのときに各第 1 リード 1 2 及び各第 1 リード 2 2 を 1 次金型により押し潰して薄化するのではなく、各第 1 リード 1 2 及び各第 1 リード 2 2 を予め薄化しておいても良く、この薄化のために他の周知の方法を用いても構わない。また、光結合素子 1 0 D の製造工程と光結合素子 1 0 S の製造

工程間で、1次金型及び2次金型を共用しても構わない。

【0064】

また、本発明のリードフレームは、光結合素子だけではなく、IC、LSI等の他の種類の半導体装置にも適用し得る。更に、本発明は、リードフレーム用いた半導体装置を含む電子機器をも包含する。この電子機器としては、DVD、CD、MD等の再生装置、TV、VTR、電源機器、インバータ制御機器等を挙げることができ、その他の種類のものであっても構わない。

【0065】

【発明の効果】

以上説明した様に本発明によれば、各第1リードのピッチと各第2リードのピッチを相互に異ならせ、各第1リードの一端と各第2リードの一端を相互に向き合わせて連結している。このため、半導体素子をリードフレームに搭載し、半導体素子をパッケージに封入するに際し、各第1リードをパッケージに封入し、各第2リードのみをパッケージから突出させれば、各第2リードを持つ半導体装置を提供することができる。また、各第1リード及び各第2リードをパッケージから共に突出させ、各第2リードを切断すれば、各第1リードを持つ半導体装置を提供することができる。すなわち、1種類のリードフレームを用いて、2種類のリードピッチを設定することができる。この様なリードフレームの共用化により、材料費や材料の種類を低減させることができ、部品管理が容易になる。また、製造ラインの共用化が可能になり、このために2種類のリードピッチの半導体装置の生産計画の切り換えを容易に行なうことができ、半導体装置の安定供給や設備費の低減を図ることができ、半導体装置のコストの低減も実現することができる。

【図面の簡単な説明】

【図1】

(a)～(d)は、本発明のリードフレームの一実施形態を適用した光結合素子の製造工程を示す図である。

【図2】

本実施形態のリードフレームを示す斜視図である。



【図 3】

本実施形態のリードフレームを適用した他の光結合素子の製造工程を示す図である。

【図 4】

(a) 及び (b) は、従来の DIP タイプのリードフレームを用いた光結合素子の断面図及び平面図である。

【図 5】

図 4 の光結合素子の製造過程を示すフローチャートである。

【図 6】

従来の DIP タイプのリードフレームの製造過程を示すフローチャートである。

【図 7】

(a) 及び (b) は、従来の SOP タイプのリードフレームを用いた光結合素子の断面図及び平面図である。

【図 8】

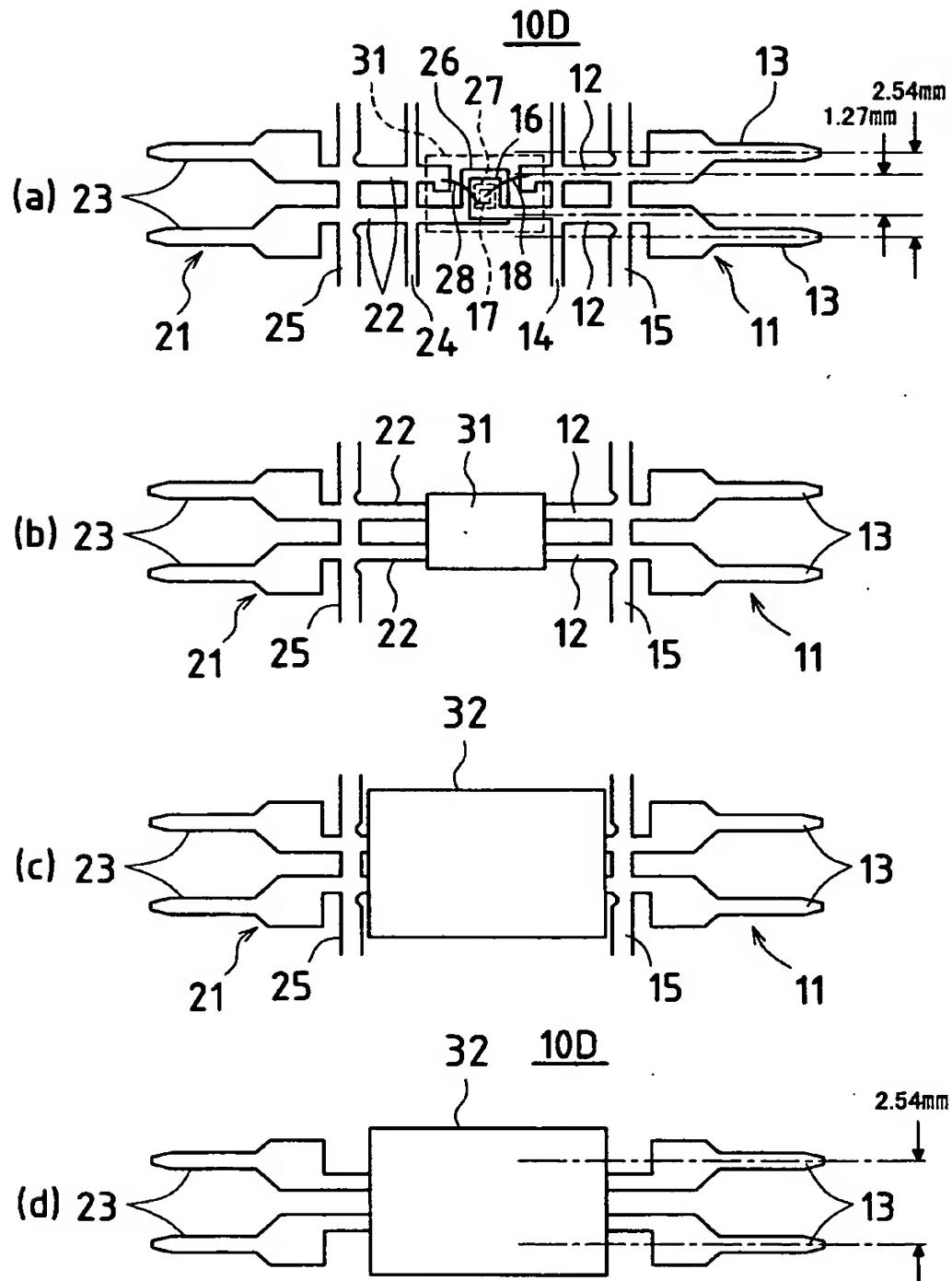
図 7 の光結合素子の製造過程を示すフローチャートである。

【符号の説明】

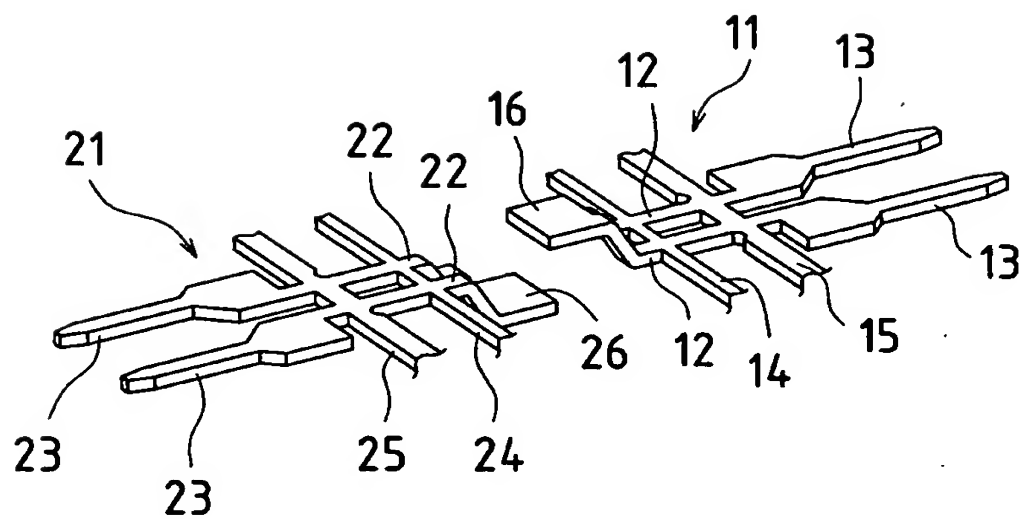
- 1 0 D, 1 0 S 光結合素子
- 1 1 発光側リードフレーム
- 1 2, 2 2 第 1 リード
- 1 3, 2 3 第 2 リード
- 1 4, 1 5, 2 4, 2 5 タイバー
- 1 6, 2 6 ヘッダー
- 1 7 発光素子
- 1 8, 2 8 ワイヤ
- 2 1 受光側リードフレーム
- 2 7 受光素子
- 3 1, 4 1 透光性エポキシ樹脂
- 3 2, 4 2 遮光性エポキシ樹脂 (パッケージ)

【書類名】 図面

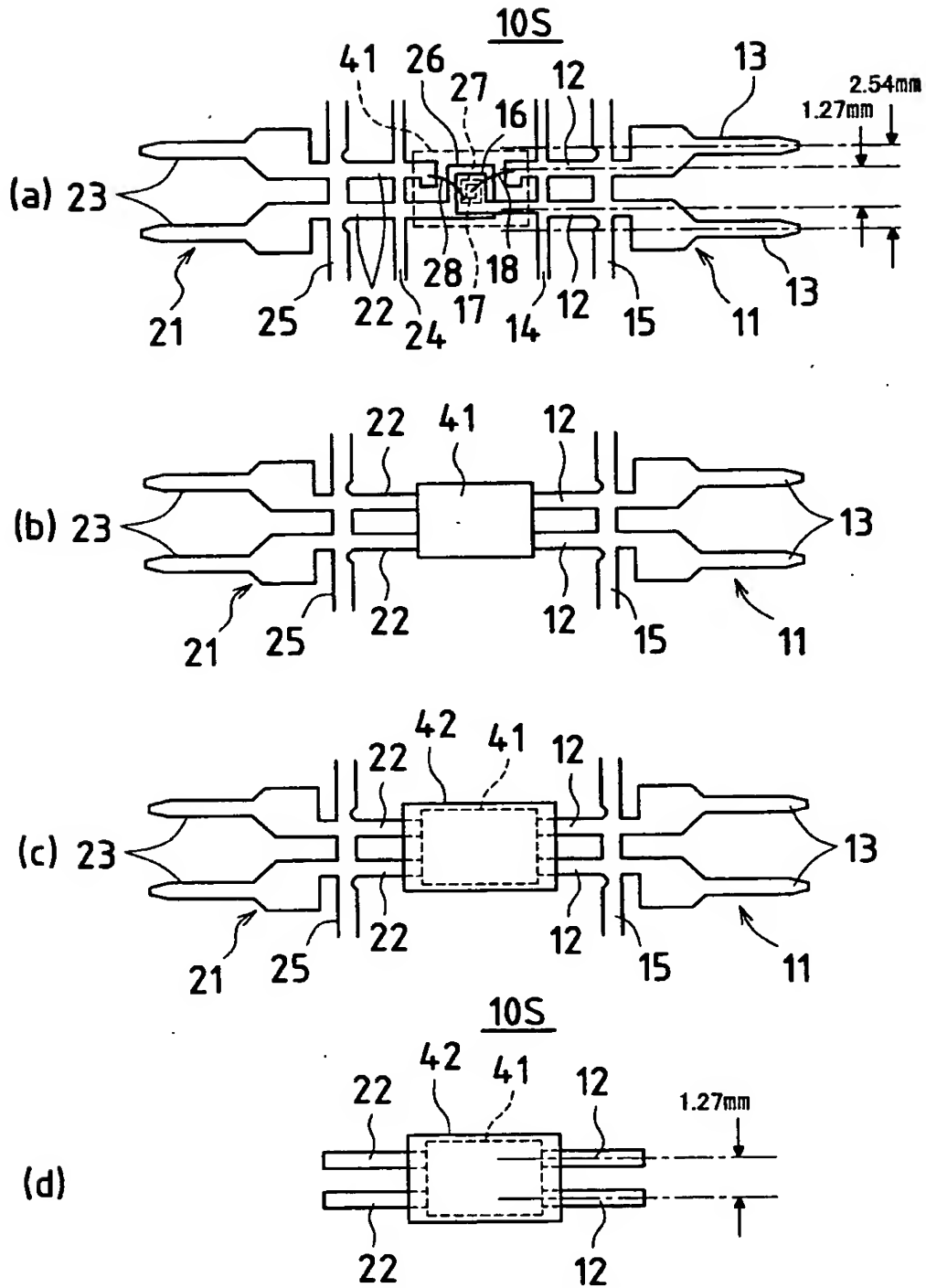
【図 1】



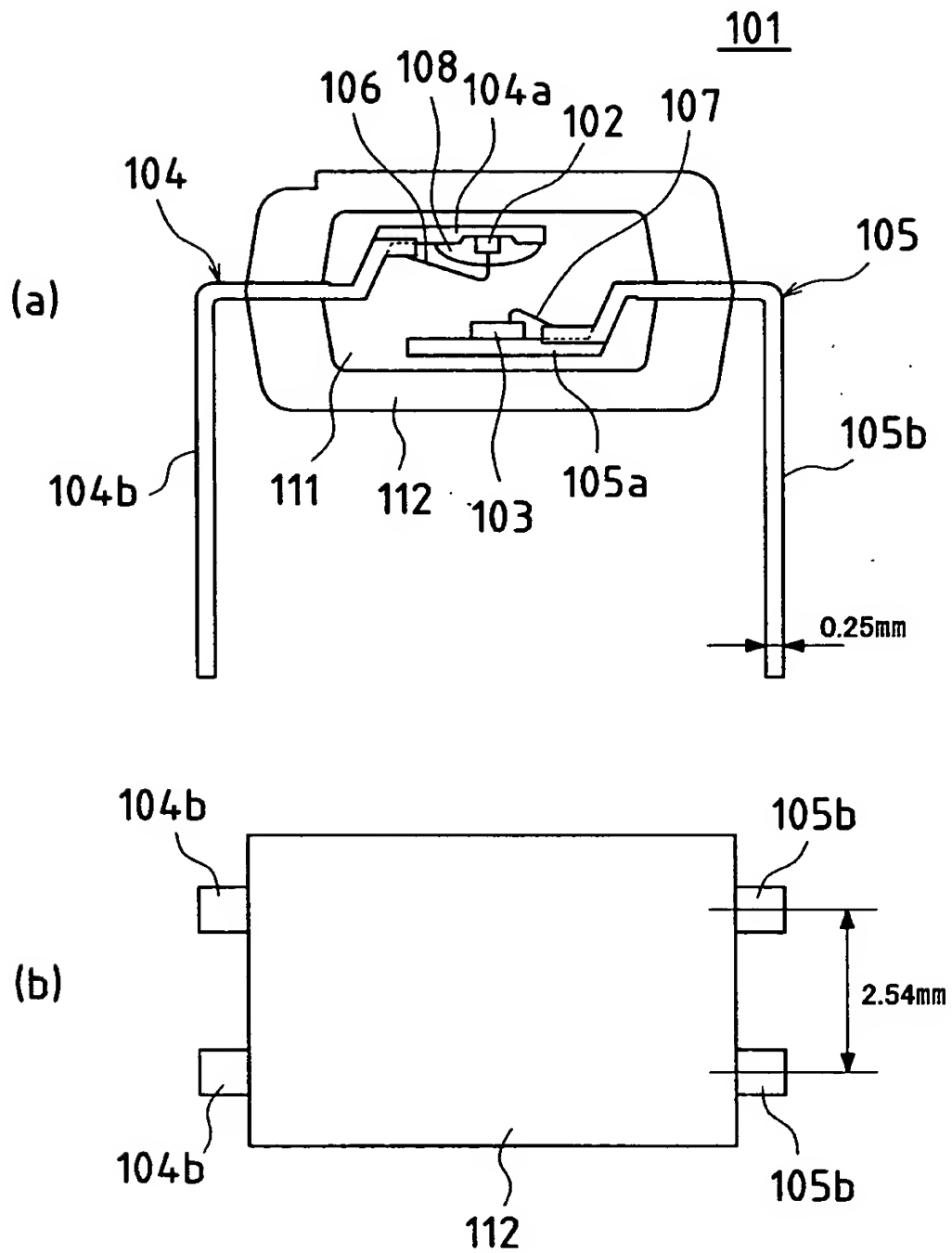
【図 2】



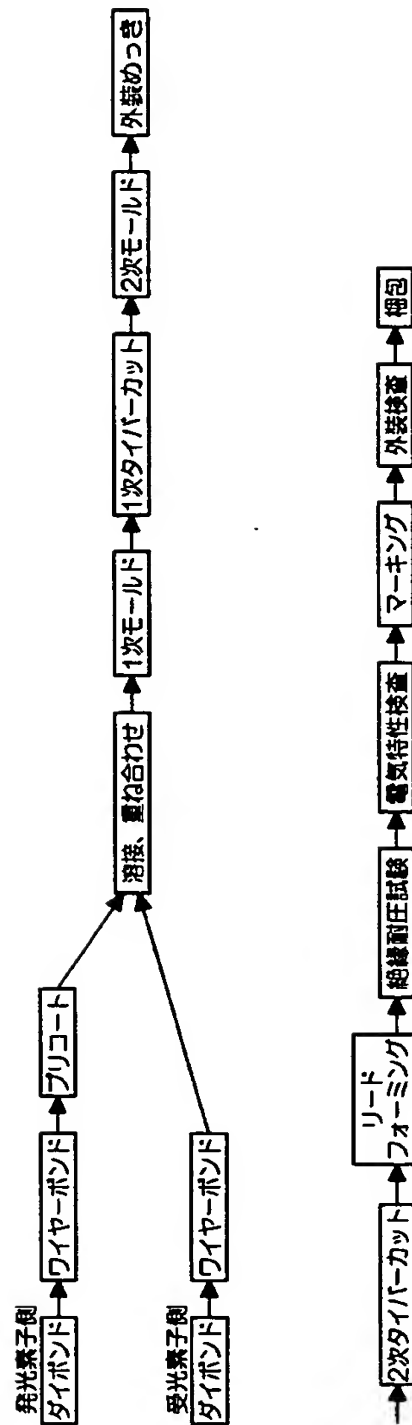
【図 3】



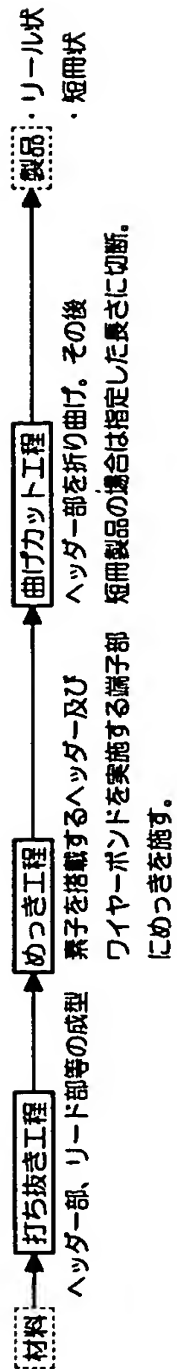
【図 4】



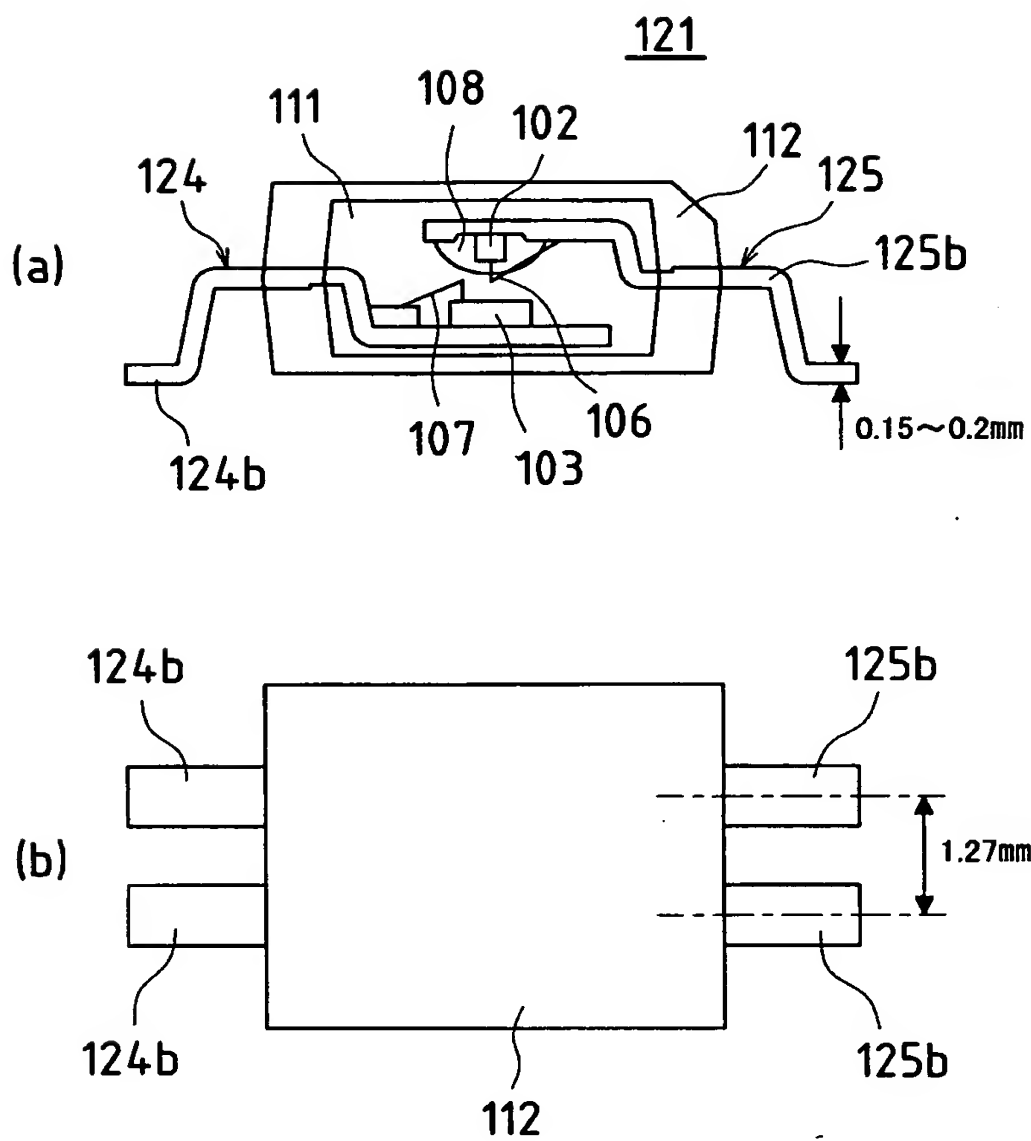
【図 5】



【図 6】

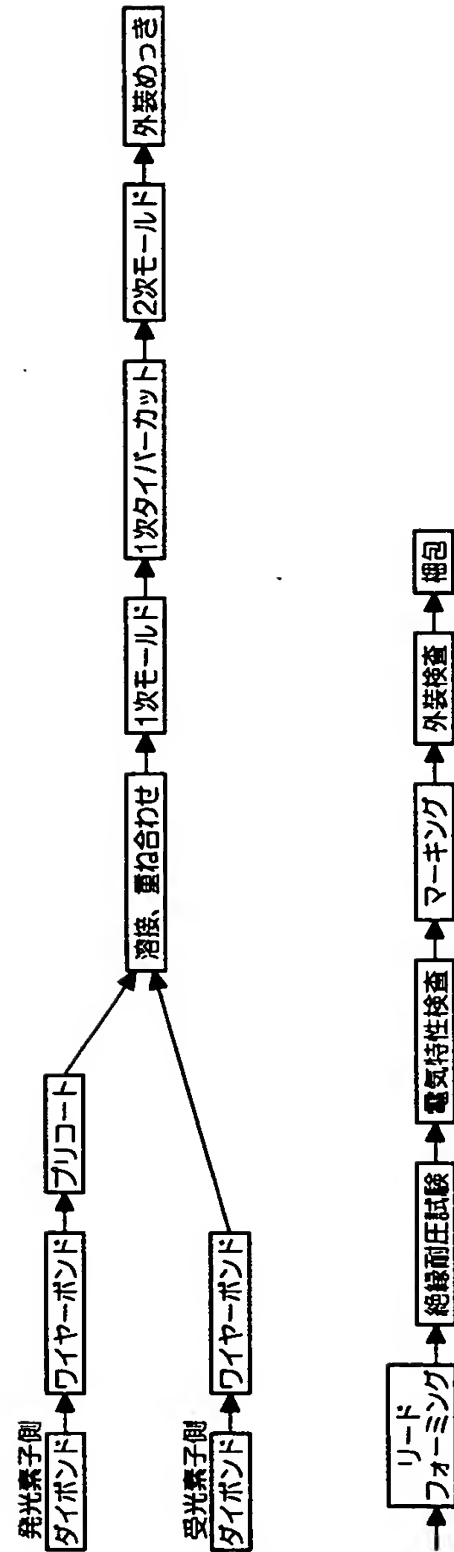


【図 7】





【図 8】



【書類名】 要約書

【要約】

【課題】複数のタイプに使い分けることが可能なリードフレームを提供する。

【解決手段】各第2リード13及び各第2リード23をパッケージから突出させることによりリードフレームをDIPタイプに準じるものとしたり、各第2リード13及び各第2リード23をカットして、各第1リード12及び各第1リード22をパッケージから突出させることによりリードフレームをSOPタイプに準じるものとすることができる。このため、DIPタイプのリードフレームとSOPタイプのリードフレームを別々に用意する必要がなく、1種類のリードフレームを用意するだけで済む。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 0 4 9 ]

1. 変更年月日 1 9 9 0 年 8 月 2 9 日  
[変更理由] 新規登録  
住 所 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号  
氏 名 シャープ株式会社